

ASSP 电源用

降压 DC/DC 转换器 + 低噪声 LDO

MB39C022G/MB39C022J/MB39C022L
MB39C022N

■ 概要

MB39C022 是双通道电源 IC，内置单通道降压 DC/DC 转换器和单通道低压差线性稳压器 (LDO)。DC/DC 转换器具有在电流模式下高速瞬态响应的功能，线性稳压器 (LDO) 可向易受噪声影响电路提供电源。

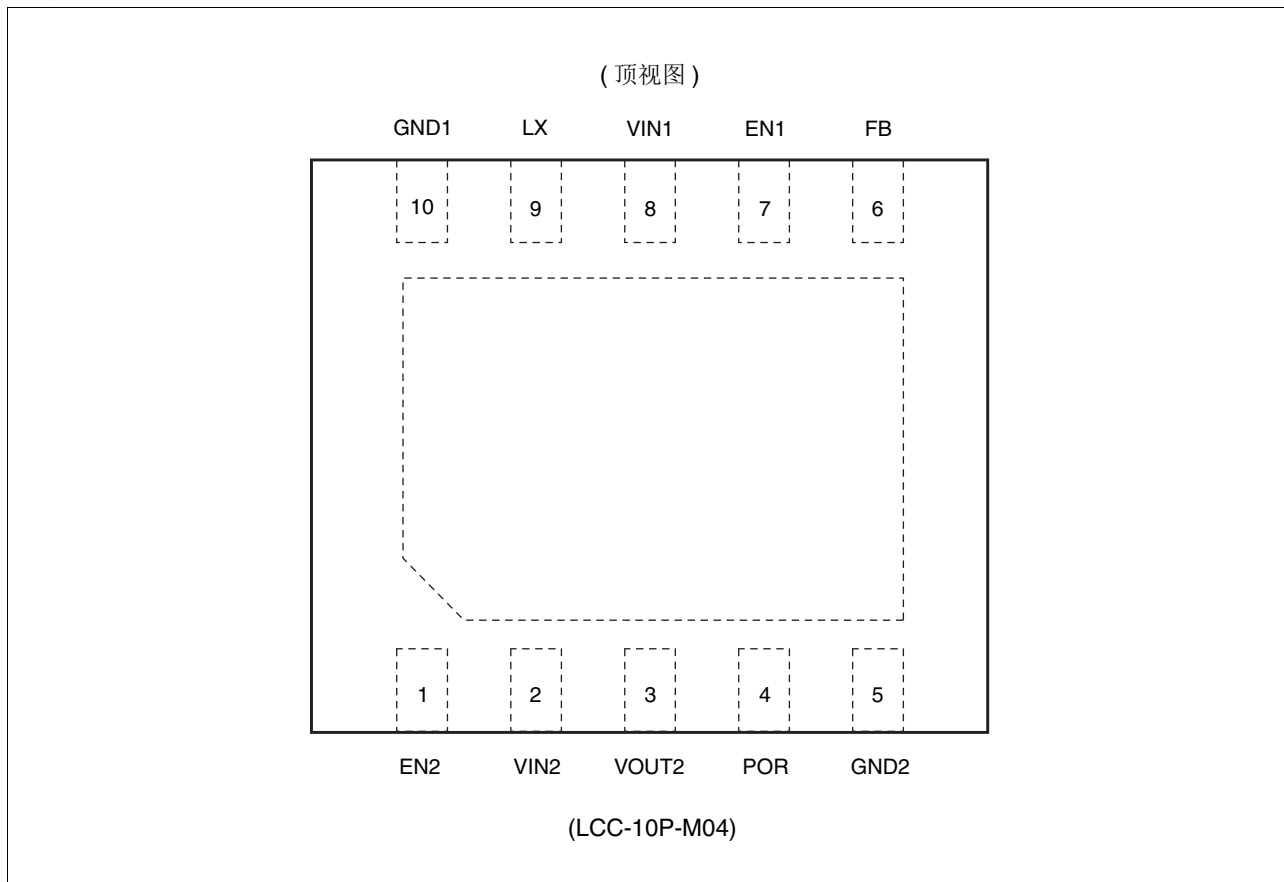
■ 功能概要

- 输入电压范围 : 2.5 V ~ 5.5 V
- 内置 SW FET 降压 DC/DC(CH1) : 输出 0.8 V ~ 4.5 V, 600 mA Max DC
- LDO (CH2) : 输出 3.30 V、(MB39C022G) 300 mA Max DC
输出 2.85 V、(MB39C022J) 300 mA Max DC
输出 1.80 V、(MB39C022L) 300 mA Max DC
输出 1.20 V、(MB39C022N) 300 mA Max DC
- 误差放大器阈值电压 : 0.3 V \pm (2.5%) (CH1)
- 电流模式下高速瞬态响应 (CH1)
- $VO1/VIN1 \leq 80\%$ 且低负载电流 ($IO1 \leq 10$ mA) 为 PFM 工作模式 (CH1)
- 上电复位延时时间 66 ms (CH1)
- 内置短路保护功能 (CH2)
- 内置过流保护功能 (CH1, CH2)
- 内置过热保护功能
- 小型塑封 SON-10 (3 mm \times 3 mm)

■ 应用

- 便携设备
- PND、GPS
- PMP
- 便携式电视、USB Dongle (CMMB、DVB-T、DMB-T)
- 智能手机
- MP3

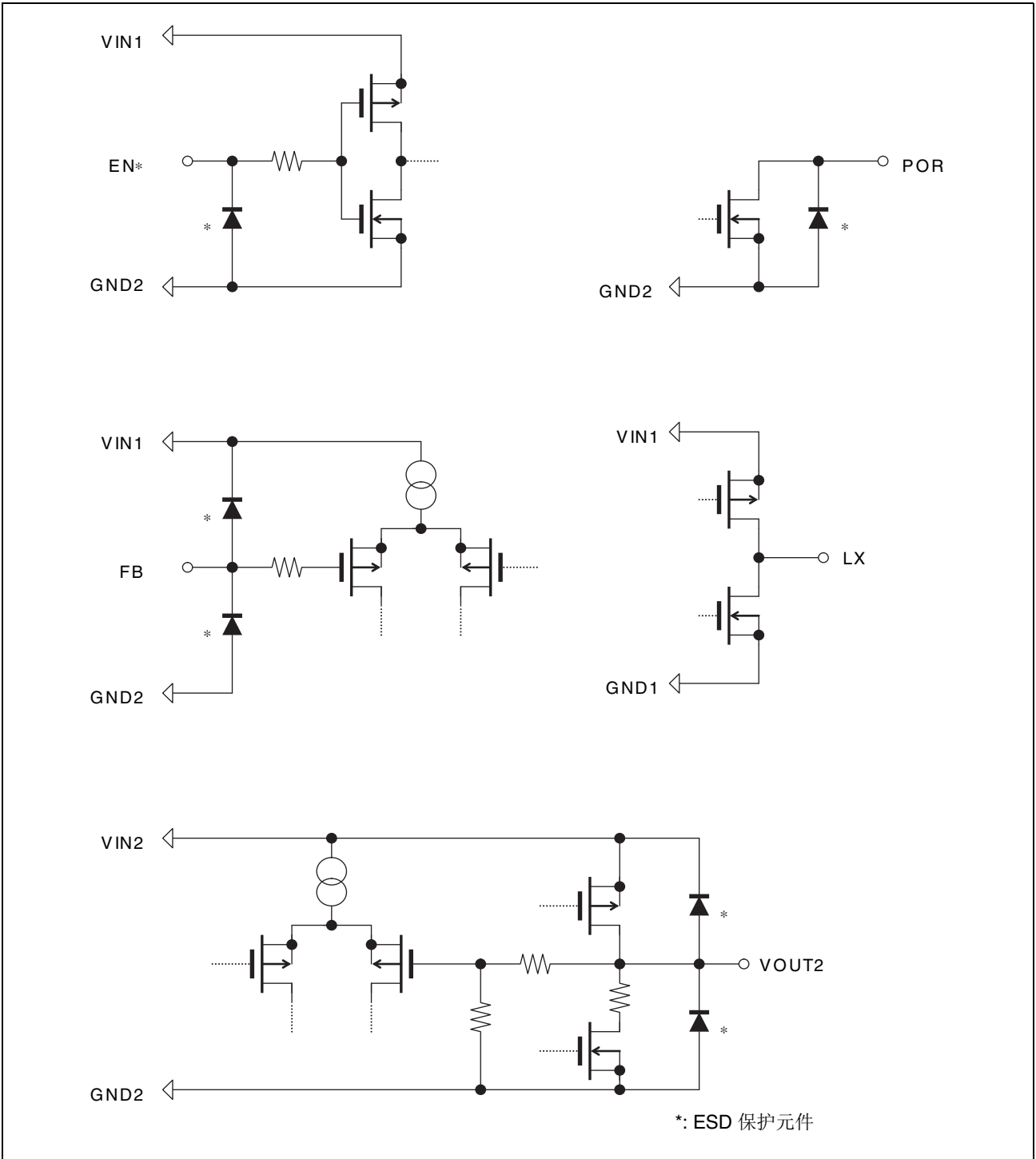
■ 框图



■ 引脚功能说明

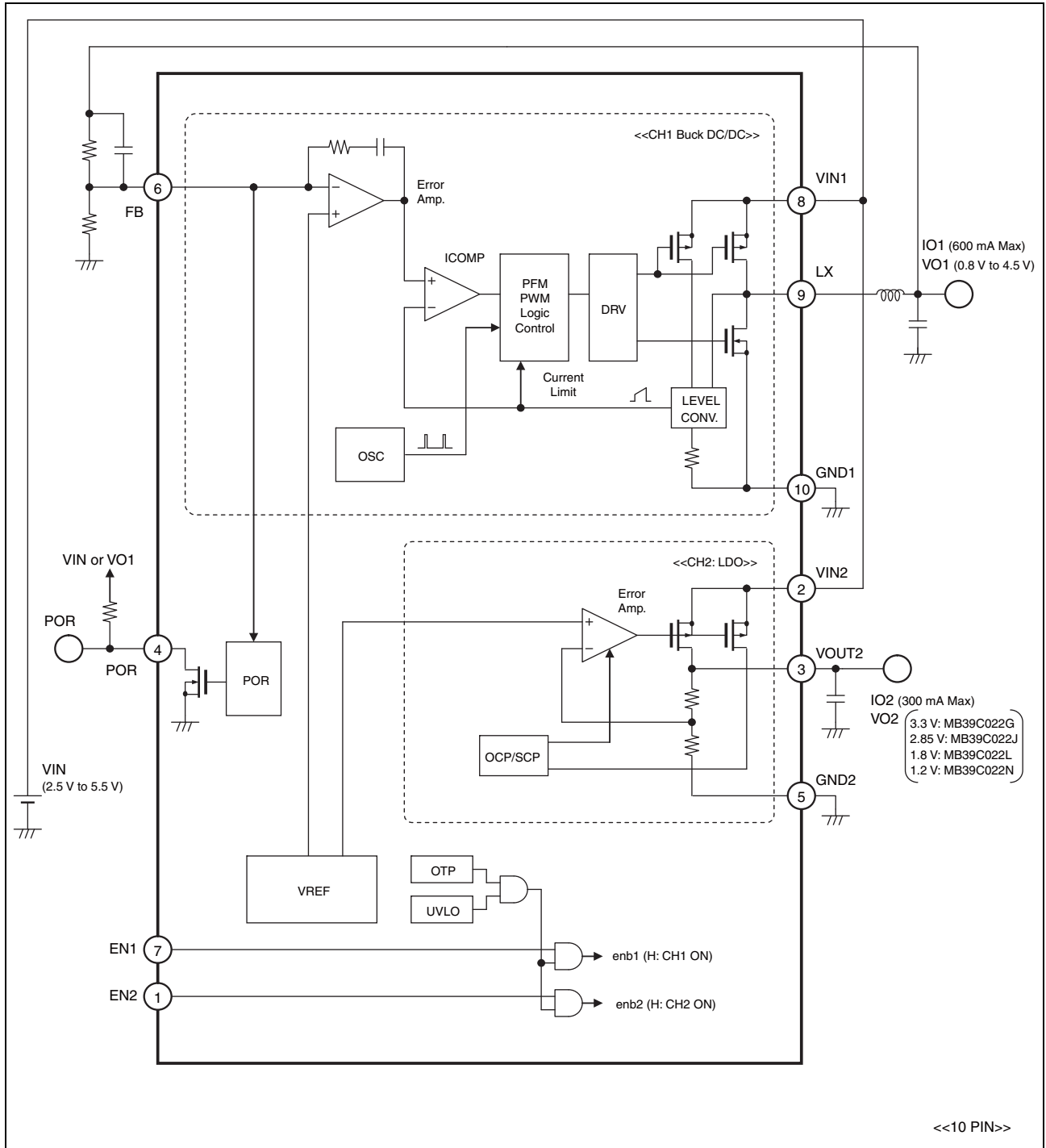
模块	引脚序号	引脚名称	I/O	功能说明
CH1(降压 DC/DC)	6	FB	I	CH1 误差放大器输入引脚。
	9	LX	O	CH1 电感连接用引脚。
CH2 (LDO)	3	VOUT2	O	CH2 LDO 输出引脚。
启 / 停控制	7	EN1	I	CH1 控制引脚。(L: 停止 / H: 运行)
	1	EN2	I	CH2 控制引脚。(L: 停止 / H: 运行)
电源	8	VIN1	—	CH1 电源引脚。
	2	VIN2	—	CH2 电源引脚。
	10	GND1	—	CH1 接地引脚。
	5	GND2	—	CH2 接地引脚。
上电复位	4	POR	O	CH1 上电复位输出引脚。(NMOS 开漏)

■ I/O 引脚等效电路图



MB39C022

■ 框图



■ 功能说明

(1) PFM/PWM 逻辑控制模块 (CH1)

按照内置振荡器 (方波振荡电路) 振荡的频率 (2.0 MHz), 控制内置 P-ch、N-ch MOS FET 以实现同步整流操作。低负载时, 进入 PFM 控制模式。

该电路可防止由同步整流引起的直通电流和在非连续模式下的反相电流。

由于采取电流模式的控制方式, 该 IC 的 PWM 控制电路也应随时监视和控制电流峰值。

(2) 电平转换器以及 Iout 比较器电路 (CH1)

电平转换器检测从内置 P-ch MOS FET 流到外部电感器的电流 (ILX)。Iout 比较器电路将 ILX 峰值电流 I_{PK} 进行 I-V 转换后的 VIDET 与误差放大器的输出进行比较, 通过 PWM 逻辑控制电路关闭内置 P-ch MOS FET。

(3) 误差放大器 (Error Amp.) (CH1)

误差放大器 (Error Amp.) 检出 DC/DC 转换器输出后, 输出到 Iout 比较器 (ICOMP)。

通过外部连接到 FB 的输出电压设定电阻来设定任意输出电压。

(4) LDO 模块 (CH2)

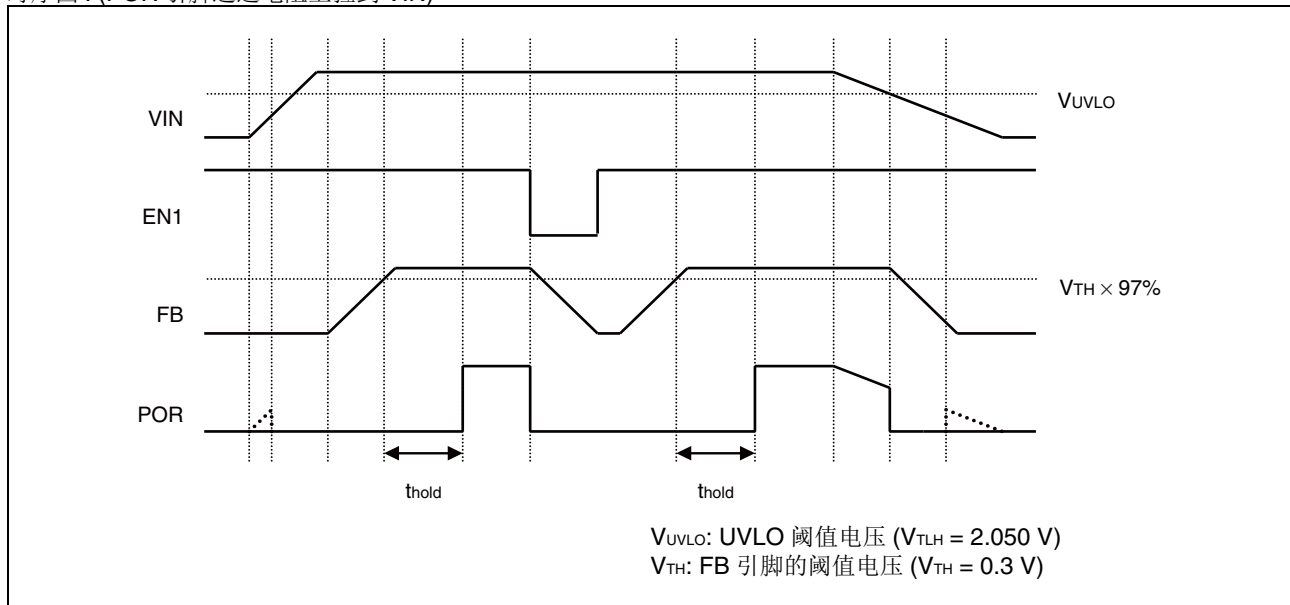
内置低噪声低压差稳压器 (LDO) 支持最大 300 mA 的电流输出和 700 mA 的过流保护 (OCP) 以及 350 mA 的短路保护 (SCP)。为获得 LDO 稳定输出 V_{OUT2}, 稳定起见, MB39C022G、MB39C022N 需要 4.7 μF 的输出电容, MB39C022J、MB39C022L 需要 1.0 μF 的输出电容。

MB39C022G、MB39C022J、MB39C022L、MB39C022N 的输出电压分别固定为 3.3 V、2.85 V、1.8 V、1.2 V, 无需外部电阻分压器。

(5) POR 模块

POR 电路通过检测 FB 电压引脚来监控 VO1 输出。FB 引脚电压达到 V_{FBTH} 的 97% 时, 66 ms 的保持时间结束后, POR 引脚变为 "H" 电平。POR 引脚为开漏输出, 外部电阻上拉到 VIN 或 VO1。

时序图: (POR 引脚通过电阻上拉到 VIN)



(6) 基准电压模块 (VREF)

通过带隙基准 (BGR) 电路生成高精度的基准电压。

(7) 输入欠压锁定模块 (UVLO)

该电路防止瞬态状态中的 IC 工作故障或系统损坏 / 老化，或保护内部基准电压启动时的瞬间电压下降。当 UVLO 电路检测输入电压 (VIN1 引脚电压) 低于 UVLO 阈值电压时，立即关断 IC。当检测输入电压 (VIN1 引脚电压) 上升到大于 UVLO 阈值电压后，IC 则重新工作。

(8) 过热保护模块 (OTP)

OTP 电路保护 IC 受到热损坏。结温达到 135°C 时，CH1 和 CH2 停止工作。结温下降到 +110°C 时，CH1 和 CH2 恢复正常工作。

(9) 控制模块 (CTL)

- 控制功能表

EN1	EN2	CH1, POR	CH2	VREF, UVLO, OTP
L	L	OFF	OFF	OFF
H	L	ON	OFF	ON
L	H	OFF	ON	ON
H	H	ON	ON	ON

■ 绝对最大额定值

项目	符号	条件	额定值		单位
			最小	最大	
电源电压	VIN1	VIN1 引脚	-0.3	+6.0	V
	VIN2	VIN2 引脚	-0.3	VIN1 + 0.3	V
输入电压	VFB	FB 引脚	-0.3	VIN1 + 0.3	V
	VEN1	EN1 引脚	-0.3	+6.0	V
	VEN2	EN2 引脚	-0.3	+6.0	V
POR 上拉电压	VPOR	POR 引脚	-0.3	+6.0	V
LX 电压	VLX	LX 引脚	-0.3	VIN1 + 0.3	V
LX 峰值电流	ILX	LX 引脚 AC	—	1.6	A
VOOUT2 峰值电流	IO2	VOOUT2 引脚 AC	—	0.8	A
容限功耗	PD	Ta ≤ +25°C	—	2632 ^{*1, *2}	mW
			—	980 ^{*1, *3}	
		Ta = +85°C	—	1053 ^{*1, *2, *4}	
			—	392 ^{*1, *3, *4}	
贮存温度	T _{STG}	—	-55	+125	°C

*1: 芯片贴装在11.7 cm × 8.4 cm 的4层环氧树脂 PCB 板上。

*2: 连接裸漏焊盘和散热通孔 (散热通孔 = 4 个)

*3: 连接裸漏焊盘, 不连接散热通孔

*4: 关于 +25°C ~ +85°C 间的功耗, 可通过连接 +25°C 容许损耗和 +85°C 的容许损耗的两条直线取得。

(注意事项) • 向 GND 引脚施加低于 -0.3 V 的负电压时, 有可能导致 LSI 布线上启动寄生晶体管, 从而产生误动作。
 • 若将 LX 引脚与 VIN1, VIN2 或 GND 直接连接, 有可能损坏芯片。
 禁止执行上述操作。

< 警告 > 如在半导体器件上施加的负荷 (电压、电流、温度等) 超过最大额定值, 将会导致该器件永久性损坏, 因此任何参数均不得超过其绝对最大额定值。

■ 推荐工作条件

项目	符号	条件	额定值			单位
			最小	标准	最大	
电源电压	VIN1	VIN1 引脚 *1, *3, *4, *5	2.5	3.7	5.5	V
	VIN2	VIN2 引脚 *2, *3				
输入电压	VFB	FB 引脚	—	0.30	—	V
	VEN1	EN1 引脚	0	—	5.5	V
	VEN2	EN2 引脚	0	—	5.5	V
输出电压	VO1	CH1: 降压 DC/DC*1, *5	0.8	—	4.5	V
输出电流	ILX	LX 引脚 DC	—	—	0.6	A
	IVOUT2	VOUT2 引脚 DC	—	—	0.3	A
工作温度范围	Ta	—	-40	+25	+85	°C

*1: 最小 VIN1x 应满足以下两个条件: $VIN1 \geq (VIN1 \text{ Min})$ 和 $VIN1 \geq VO1 + 0.5 \text{ V}$

*2: 最小 VIN2 应满足以下两个条件: $VIN2 \geq (VIN2 \text{ Min})$ 和 $VIN2 \geq VO2 + Vdrop$ (关于 VO2, Vdrop 的值, 参考 "■ 电气特性")

*3: $VIN1 \geq VIN2$

*4: 推荐 VIN1 的启动时间 $\leq 1 \text{ ms}$

*5: $VO1/VIN1 \leq 80\%$ ($IO1 \leq 10 \text{ mA}$) 的低负载电流下的 PFM 模式

< 警告 > 为确保半导体器件的正常工作, 其须满足所推荐的运行环境或条件。器件在所推荐的环境或条件下运行时, 其全部电气特性均可得到保证。请务必在所推荐的工作环境或条件范围内使用该半导体器件。如超出该等范围使用, 可能会影响该器件的可靠性并导致故障。

本公司对本数据手册中未记载的使用范围、运行条件或逻辑组合不作任何保证。如果用户欲在所列条件之外使用器件, 请务必事先联系销售代表。

■ 电气特性

(Ta = +25°C, VIN1 = VIN2 = 3.7 V)

项目	符号	测定 引脚	条件	规格值			单位		
				最小	标准	最大			
CH1 (降压 DC/DC)	阈值电压	VTH	6	FB 引脚	-2.5%	0.3	+2.5%	V	
	输入偏置电流	IFB	6	FB = 0 V	-100	0	+100	nA	
	SW PMOS-Tr ON 电阻	RPON	8,9	ILX = -100 mA	—	0.35	—	Ω	
	SW NMOS-Tr ON 电阻	RNON	9,10	ILX = 100 mA	—	0.25	—	Ω	
	输入稳定性	Vline1	—	VIN1 = 2.5 V ~ 5.5 V*1	—	10	—	mV	
	负载稳定性	Vload1	—	IO1 = 100 mA ~ 600 mA	—	10	—	mV	
	过流保护	ILIM1	9	VOUT1 × 0.9	0.9	1.2	1.5	A	
CH2 (LDO)	输出电压	VO2	3	IO2 = 0 mA ~ -300 mA MB39C022G	-2.5%	3.30	+2.5%	V	
				IO2 = 0 mA ~ -300 mA MB39C022J	-2.5%	2.85	+2.5%	V	
				IO2 = 0 mA ~ -300 mA MB39C022L	-2.5%	1.80	+2.5%	V	
				IO2 = 0 mA ~ -300 mA MB39C022N	-2.5%	1.20	+2.5%	V	
	输入稳定性	Vline2	3	VIN2 = 2.5 V ~ 5.5 V*2	—	—	10	mV	
	负载稳定性	Vload2	3	IO2 = 0 mA ~ -300 mA	—	—	25	mV	
	电压差	Vdrop	3	IO2 = -300 mA, VIN2 = VO2: MB39C022G, MB39C022J	—	200	—	mV	
	电源噪声抑制比	PSRR	3	MB39C022G*3	f = 1 kHz	—	70*4	—	dB
					f = 10 kHz	—	70*4	—	dB
				MB39C022J*3	f = 1 kHz	—	65*4	—	dB
					f = 10 kHz	—	65*4	—	dB
				MB39C022L*3	f = 1 kHz	—	60*4	—	dB
					f = 10 kHz	—	60*4	—	dB
	MB39C022N*3	f = 1 kHz	—	55*4	—	dB			
		f = 10 kHz	—	55*4	—	dB			
输出噪声电压	Vnoise	3	f = 10 Hz ~ 100 kHz, EN1 = 0 V	—	55*4	—	μVrms		
过流保护	ILIM2	3	VO2 × 0.9	500	700	980	mA		
短路保护	ISCP2	3	VO2 = 0 V	150	350	700	mA		

(转下页)

MB39C022

(承上页)

(Ta = +25°C, VIN1 = VIN2 = 3.7 V)

项目	符号	测定 引脚	条件	规格值			单位	
				最小	标准	最大		
上电复位 (POR)	保持时间	Thold	4	fosc = 2 MHz	52.8	66	79.2	ms
	输出电压	VPOR	4	POR = 250 μA	—	—	0.1	V
	输出电流	IPOR	4	POR = 5.5 V	—	—	1	μA
输入欠压锁定 模块 (UVLO)	阈值电压	VTHL	2, 8	VIN1	1.95	2.10	2.25	V
	磁滞宽度	VH	2, 8	—	—	0.20	—	V
过热保护模块 (OTP)	停止温度	TOTPH	—	—	—	+135	—	°C
	磁滞宽度	TOTPHYS	—	—	—	+25	—	°C
内部振荡器 (OSC)	输出频率	fosc	9	—	1.6	2.0	2.4	MHz
启 / 停控制模块 (CTL)	输入电压	VIH	1, 7	EN1, EN2 ON	1.5	—	—	V
		VIL	1, 7	EN1, EN2 OFF	—	—	0.4	V
	输入电流	IEN	1, 7	EN1, EN2 = 0 V	-100	0	+100	nA
电路模块	关断时电源电流	ICC1	8	EN1, EN2 = 0 V	—	0	1	μA
		ICC1	2	EN1, EN2 = 0 V	—	0	1	μA
	待机时电源电流 (DC/DC)	ICC2	8	EN1 = VIN1, EN2 = 0 V	—	30	60	μA
		ICC2	2	IO1 = 0 mA, VFB = VIN1	—	0	1	
	待机时电源电流 (LDO)	ICC3	8	EN1 = 0 V, EN2 = VIN1	—	10	18	μA
		ICC3	2	IO2 = 0 mA	—	60	120	
	工作时无效电流	ICC4	8	EN1, EN2 = VIN1,	—	0.9	1.5	mA
		ICC4	2	VFB = 0.2 V	—	60	120	μA

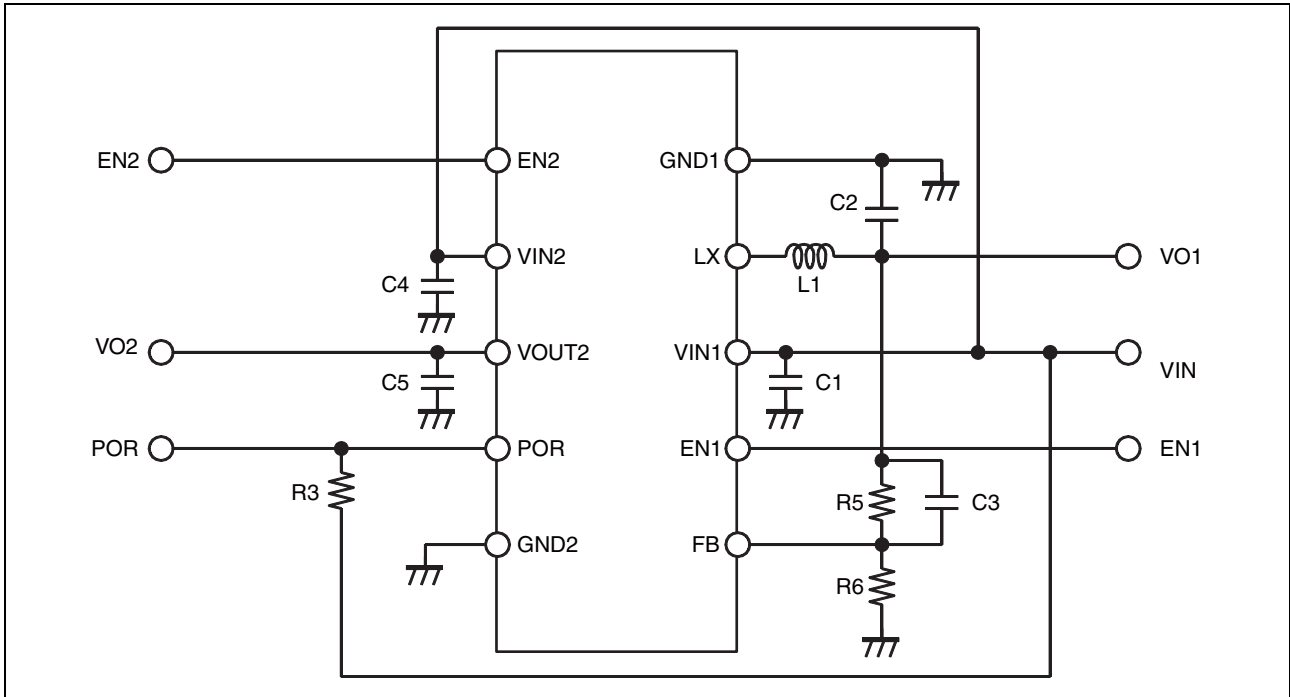
*1: 最小 VIN1 应满足以下两个条件: $VIN1 \geq (VIN1 \text{ Min})$ 和 $VIN1 \geq VO1 + 0.5 \text{ V}$

*2: 最小 VIN2 应满足以下两个条件: $VIN2 \geq (VIN2 \text{ Min})$ 和 $VIN2 \geq VO2 + Vdrop$ (关于 VO2, Vdrop 的值, 参考 "■ 电气特性")

*3: $VIN2 = VO2 + 1 \text{ V}$ (MB39C022N: $VIN2 = 2.5 \text{ V}$), $IO2 = 100 \text{ mA}$

*4: 该值不是规格值, 仅作为设计电路时参考值。

■ 标准应用电路



符号	项目	规格值	备注
C1	陶瓷电容器	10 μF	
C2	陶瓷电容器	4.7 μF	
C3	陶瓷电容器	22 pF	
C4	陶瓷电容器	4.7 μF	
C5	陶瓷电容器	1 μF	MB39C022J, MB39C022L
		4.7 μF	MB39C022G, MB39C022N
L1	电感器	2.2 μH	
R3	电阻	1 MΩ	
R5	电阻	600 kΩ	VO1 = 1.2 V *
R6	电阻	200 kΩ	

*: 可通过外部电阻分压器 R5 调节 VO1 的输出电压。

$$V_{O1} = V_{ref} \times \frac{(R5 + R6)}{R6} = 0.3 \text{ V} \times \frac{(600 \text{ k}\Omega + 200 \text{ k}\Omega)}{200 \text{ k}\Omega} = 1.2 \text{ V}$$

■ 应用笔记

[1] 元件选择

选择 DC/DC 用外部电感器

该 IC 使用 2.2 μH 的电感进行设计, 旨在实现最佳工作。若选择大于 2.2 μH 的值, 那么负载瞬态时的过冲 / 下冲变大。若选择小于 2.2 μH 的值, 纹波电压变大。

正常工作条件下, 电感器的饱和电流额定值应大于 LX 峰值电流, 应尽量选择最小的 DC 电阻。(为提高效率, 推荐使用 100 mΩ 以下的电阻。)

按以下公式计算 LX 峰值电流 I_{PK}。

$$I_{PK} = I_{OUT} + \frac{V_{IN} - V_{OUT}}{L} \times \frac{D}{f_{osc}} \times \frac{1}{2} = I_{OUT} + \frac{(V_{IN} - V_{OUT}) \times V_{OUT}}{2 \times L \times f_{osc} \times V_{IN}}$$

L : 外部电感值

I_{OUT} : 负载电流 (DC)

V_{IN} : 电源电压

V_{OUT} : 输出设定电压

D : 开关占空比 (= V_{OUT}/V_{IN})

f_{osc} : 开关频率 (2.0 MHz)

例) V_{IN} = 3.7 V, V_{OUT} = 1.2 V, I_{OUT} = 0.6 A, L = 2.2 μH, f_{osc} = 2.0 MHz 时

按以下公式计算峰值电流最大值 I_{PK}。

$$I_{PK} = I_{OUT} + \frac{(V_{IN} - V_{OUT}) \times V_{OUT}}{2 \times L \times f_{osc} \times V_{IN}} = 0.6 \text{ A} + \frac{(3.7 \text{ V} - 1.2 \text{ V}) \times 1.2 \text{ V}}{2 \times 2.2 \mu\text{H} \times 2 \text{ MHz} \times 3.7 \text{ V}} = 0.69 \text{ A}$$

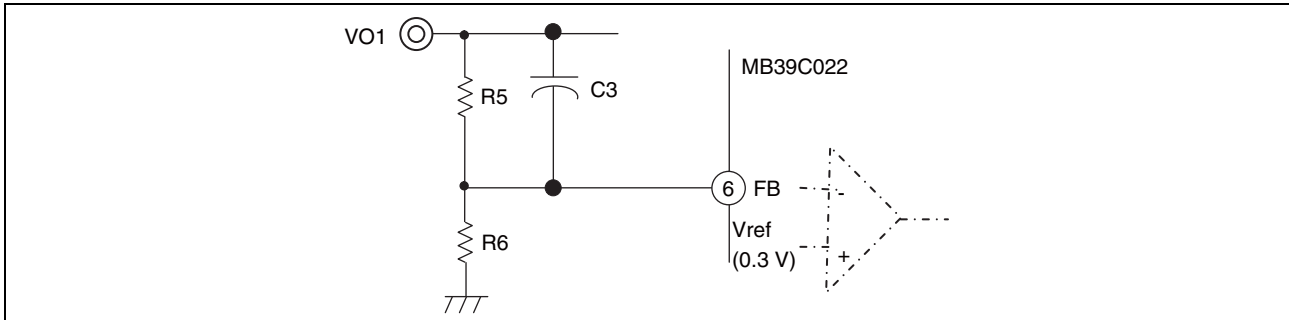
选择 I/O 电容器

- 输出纹波电压主要由输出电容等效串联电阻 (ESR) 引起, 其值为电流变化量与 ESR 值之积。而输出电容对 DC/DC 转换器其稳定性产生巨大影响。因此, DC/DC 输出电容器中, 基本推荐 C2 = 4.7 μF, 但纹波电压成为问题时, 可通过采用大于该值的电容器作为解决措施。
- 对于 DC/DC 的 VIN1/VIN2 输入电容器, 为抑制纹波电流引起的损失, 应选择 ESR 较低的电容器。此外, 为降低 DC/DC 和 LDO 启动时的过冲, 推荐输入电容器 C1 和 C4 中使用大型陶瓷电容器。推荐值为 C1 = 10 μF, C4 = 4.7 μF。
- 关于电容器类型
使用陶瓷电容作为输入 / 输出电容, 既可降低 ESR 值, 又有利于 DC/DC 转换电路的小型化。但是, 由于电源电路也是发热源, 避免使用温度特性为 F (-80% ~ +20%) 的电容器。推荐使用温度特性为 B (±10% ~ ±20%) 的电容器。
一般电解电容器 ESR 较高, 应避免使用。
钽电容器有助于降低 ESR, 但出现故障时, 存在发生短路的缺点, 非常危险。使用钽电容器时, 推荐使用带保险丝的电容器。

[2] DC/DC 输出电压设定

该 IC 的输出电压 V_{O1} 取决于外部电阻分压器 $R5$ 和 $R6$ 。注意 $C3$ 是旨在提高稳定性而使用的电容器。若 $C3$ 使用 22 pF 的电容器，则适用于所有情况。

$$V_{O1} = V_{ref} \times \frac{R5 + R6}{R6} = 0.3 \text{ V} \times \frac{600 \text{ k}\Omega + 200 \text{ k}\Omega}{200 \text{ k}\Omega} = 1.2 \text{ V}$$



[3] 上电复位 (POR)

$R3$ 和 $R4$ 是 POR (4-pin) 的上拉电阻。 $R3$ 或 $R4$ 须接阻值为 1 M Ω 的电阻，若 $R3$ 接 1 M Ω 电阻而悬空 $R4$ 时，上电复位 (POR) 连接 V_{IN} ；若 $R4$ 接 1 M Ω 电阻而悬空 $R3$ 时，上电复位 (POR) 连接 V_{O1} 。

默认设置为仅 $R3$ 需要 1 M Ω 的电阻，悬空 $R4$ 。

[4] 容限功耗 / 热分析

DC/DC 本身具有较高效率，无需考虑。然而，由于 LDO 其固有效率损耗，使其成为相当大的发热源。因此，该 IC 在高电源、高负载、低 LDO 输出电压或高温使用时，需要考虑分析。

按以下公式可大概算出内部损耗 (P_c)。

$$P_c = P_{C1} + P_{C2} = I_{O1}^2 \times (R_{DC} + D \times R_{ONP} + (1 - D) \times R_{ONN}) + I_{O2} \times V_{drop}$$

P_{C1} : DC/DC 导通损耗

P_{C2} : LDO 导通损耗

R_{DC} : 外部电感器的串联电阻 (推荐 <100 m Ω)

D : 开关占空比 (= V_{OUT}/V_{IN})

R_{ONP} : 内置 P-ch 开关 FET 阻抗

R_{ONN} : 内置 N-ch 开关 FET 阻抗

I_{O1} : DC/DC 负载电流

I_{O2} : LDO 负载电流

V_{drop} : LDO 电压差

上述公式表示导通损耗。内部损耗另外包含开关损耗和控制电路损耗，但与导通损耗比较起来，微不足道，可忽略不计。

关于 P_{C1} ，应考虑高温、高负载时的情况 ($V_{IN} = 3.7 \text{ V}$, $V_{O1} = 1.2 \text{ V}$, $I_{O1} = 0.6 \text{ A}$, $T_a = +70^\circ\text{C}$)。这里，基于 "MOS FET ON 电阻 - 环境温度特性" 的图表， $R_{ONP} \approx 0.4 \Omega$, $R_{ONN} \approx 0.3 \Omega$ 。 $P_{C1} = 156 \text{ mW}$ 。

关于 P_{C2} ，应考虑低输出电压 (MB39C022N)、高温、高负载时的情况 ($V_{IN} = 3.7 \text{ V}$, $V_{O2} = 1.2 \text{ V}$, $I_{O2} = 0.3 \text{ A}$, $T_a = +70^\circ\text{C}$)。这里， $P_{C2} = 0.75 \text{ W}$ 。注意 $P_{C2} > P_{C1}$ 。

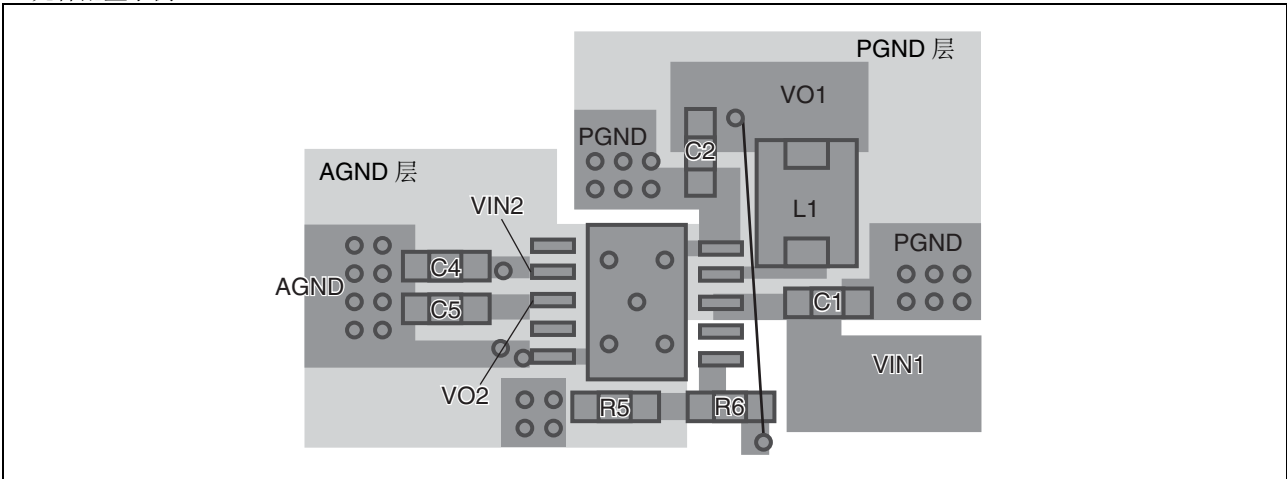
从 "容限功耗 - 环境温度特性" 的图表看出，环境温度 $T_a = +70^\circ\text{C}$ 时的最大容限功耗为 1.4 W，内部损耗应低于最大容限功耗。

[5] 电路板布局设计示例

将 MB39C022 物理配置到印刷电路板 (PCB) 时, 需要遵守以下几条基本设计方针:

- MB39C022 基本布局的 GND 焊盘制作中, 应分为 AGND (模拟接地) 和 PGND (电源接地) 两种接地引脚。通过分开接地, 可将 LDO 输出时的开关频率噪声抑制到最小限度。
- 输入电容器 C1 和 C4 应配置在 VIN1 和 PGND 以及 VIN2 和 AGND 两引脚的至近处。如 PCB 板上有电源层和 GND 层时, 应在该电容器引脚附近设置通孔。
- 由于本 IC 与输入电容器 (C1)、输出电容器 (C2)、外部电感器 (L1) 之间流经较大的 AC 电流。这些元件尽量汇在该 IC 附近以缩小这些元件所占的总体环流面积。此外, 这些元件应贴装在同一面, 可不使用通孔直接布线。布线时采用宽而短的直线 (推荐每层采取一种布线方式)。
- 电容 C1 和 C2 的返回端应集中连接到 PGND 层。
- LDO 输入电容 C4 和输出电容 C5 应该连接到 AGND 层。
- 模拟接地层和电源接地层应通过点连接在一起。
- 其他信号 (EN1, EN2, FB) 应参考 AGND 并需要 AGND 层隔离。
- Vo1 引脚和 Vo1 引脚反馈线应尽量靠近输出电容 (C2) 附近。由于反馈电阻和 FB 引脚极易受到干扰, 因此, 布线应尽量远离该 IC 的 LX 引脚。
- 在本 IC 贴装面上设置 GND 层。为在 SON-10 封装中有效散热, 推荐在散热垫的焊盘部分设置散热孔。

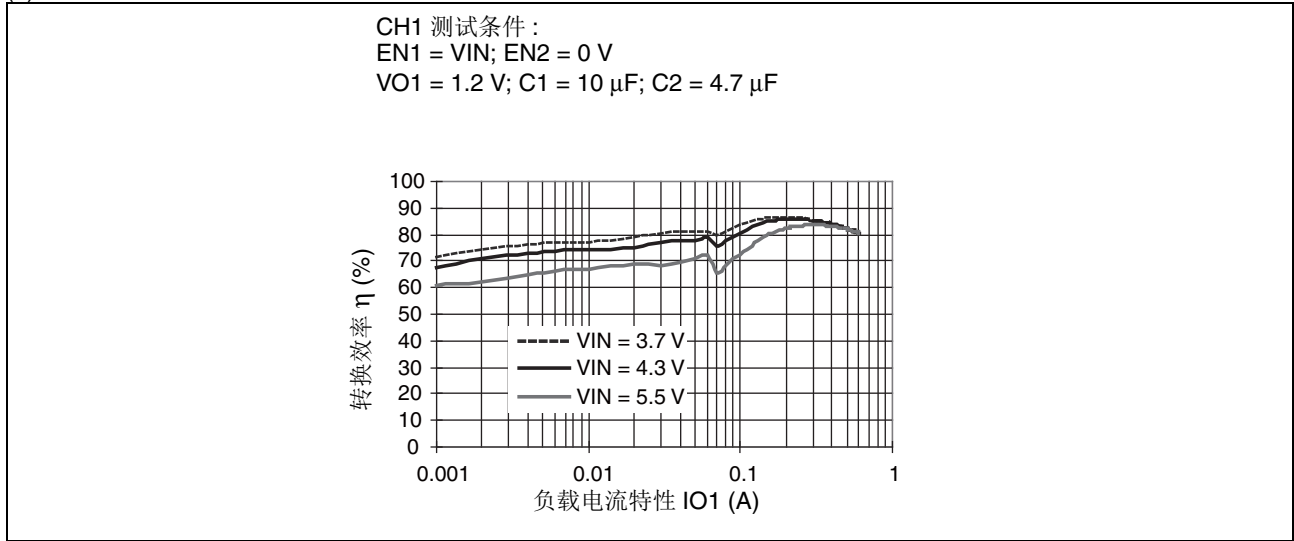
IC 元件配置示例



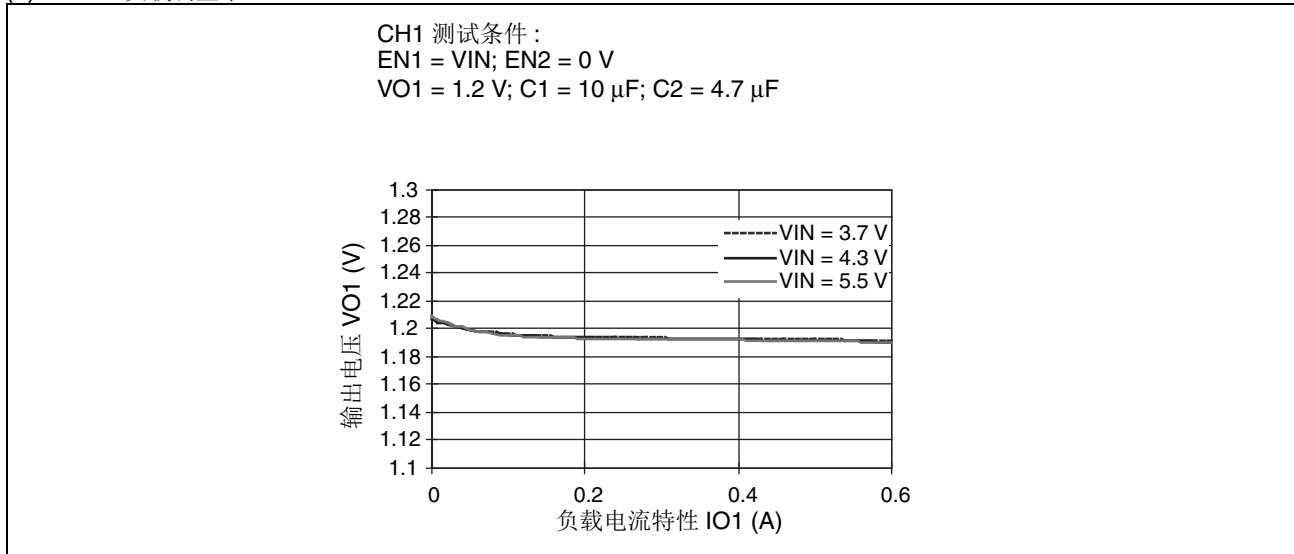
■ 标准工作特性

(以下特性示例为 "■ 标准应用电路" 连接时的特性示例。)

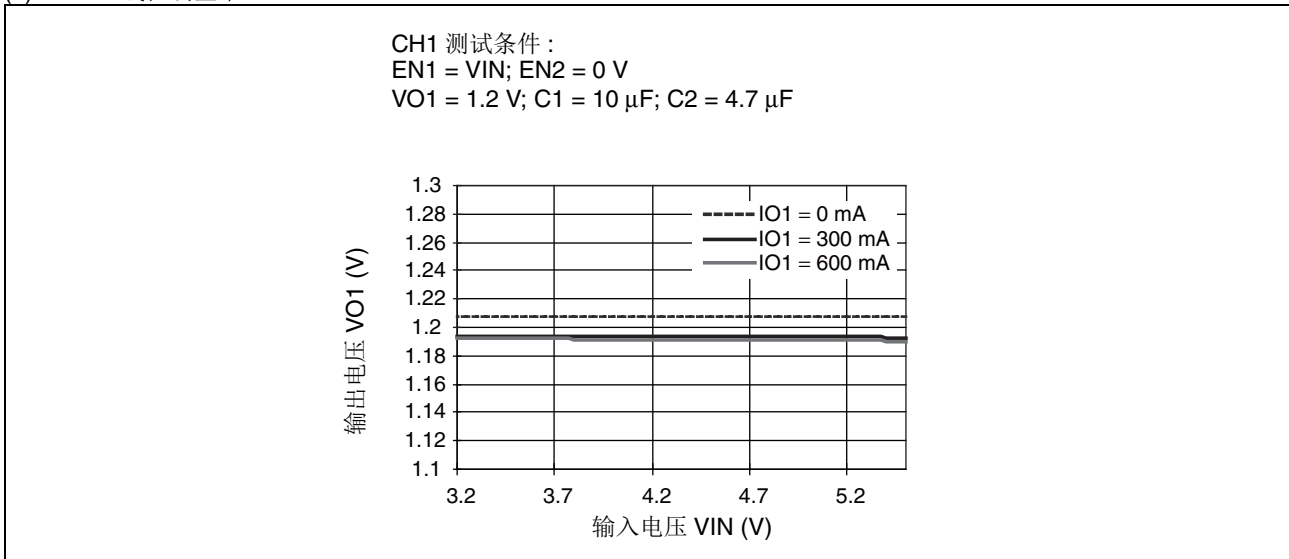
(1) DC/DC 转换效率



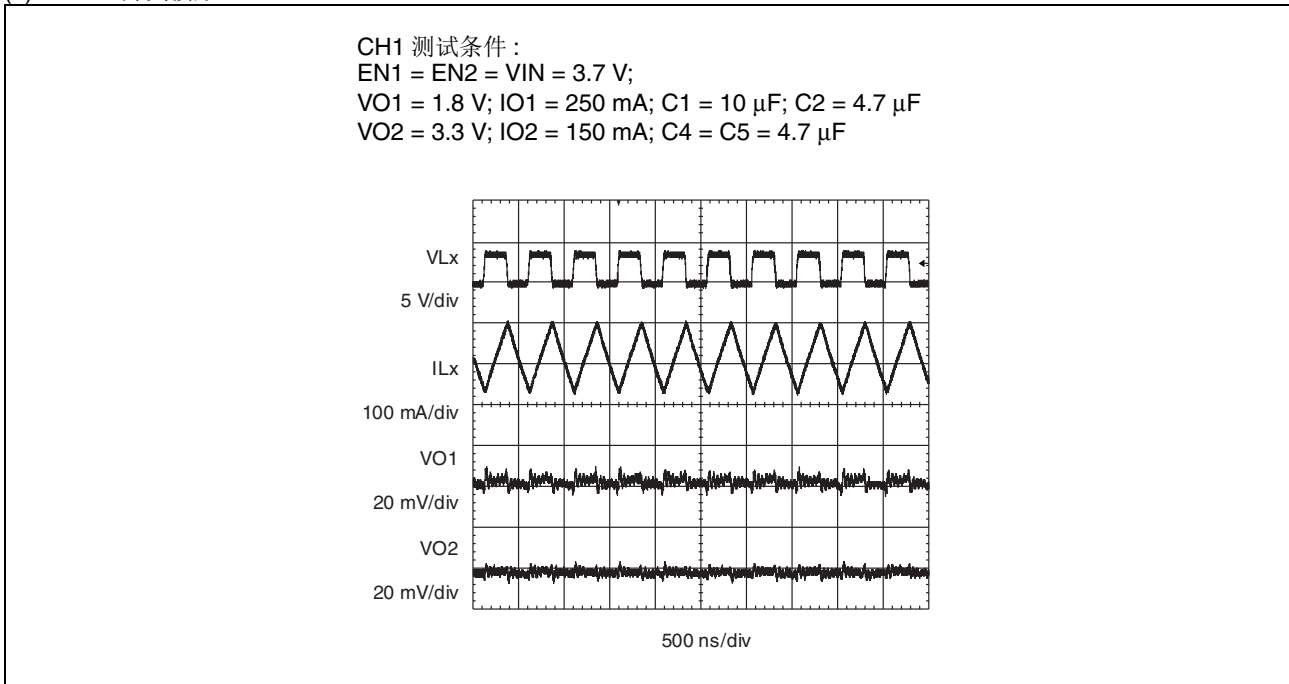
(2) DC/DC 负载调整率



(3) DC/DC 线性调整率

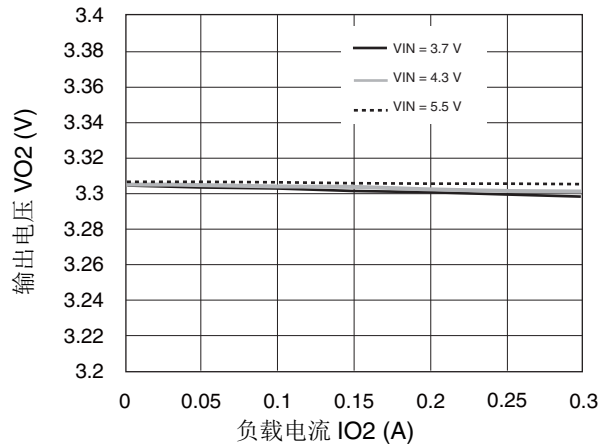


(4) DC/DC 开关波形



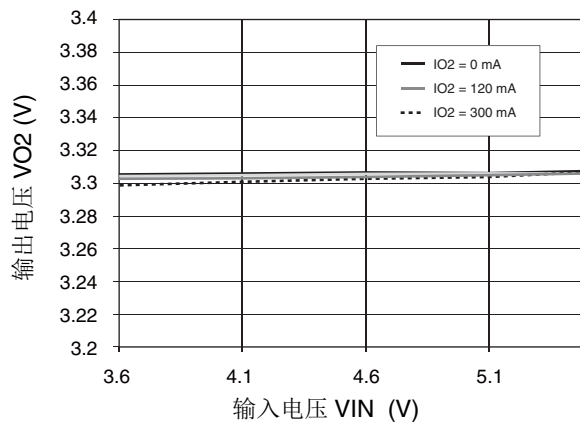
(5) LDO 负载调整率

MB39C022G 的 CH2 测试条件：
 EN2 = VIN; EN1 = 0 V
 VO2 = 3.3 V; C4 = C5 = 4.7 μF



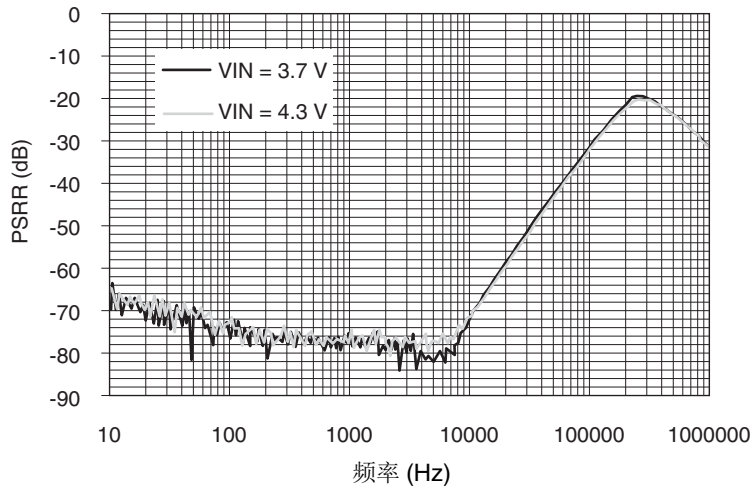
(6) LDO 线性调整率

MB39C022G 的 CH2 测试条件：
 EN2 = VIN; EN1 = 0 V
 VO2 = 3.3 V; C4 = C5 = 4.7 μF



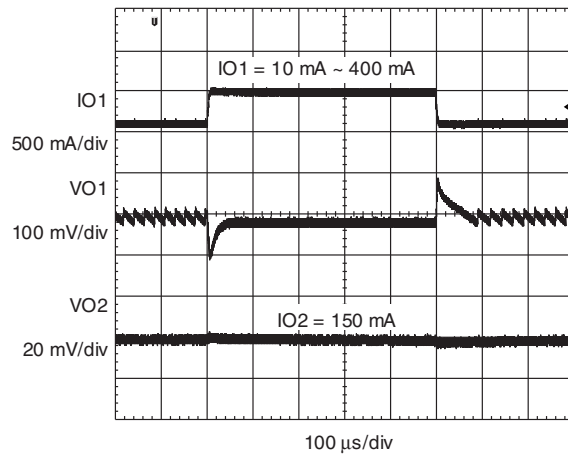
(7) LDO 噪声抑制比 (PSRR)

MB39C022G 的 CH2 测试条件：
EN2 = VIN = 3.7 V; EN1 = 0 V
VO2 = 3.3 V; IO2 = 100 mA; C1 = C4 = 0 μ F



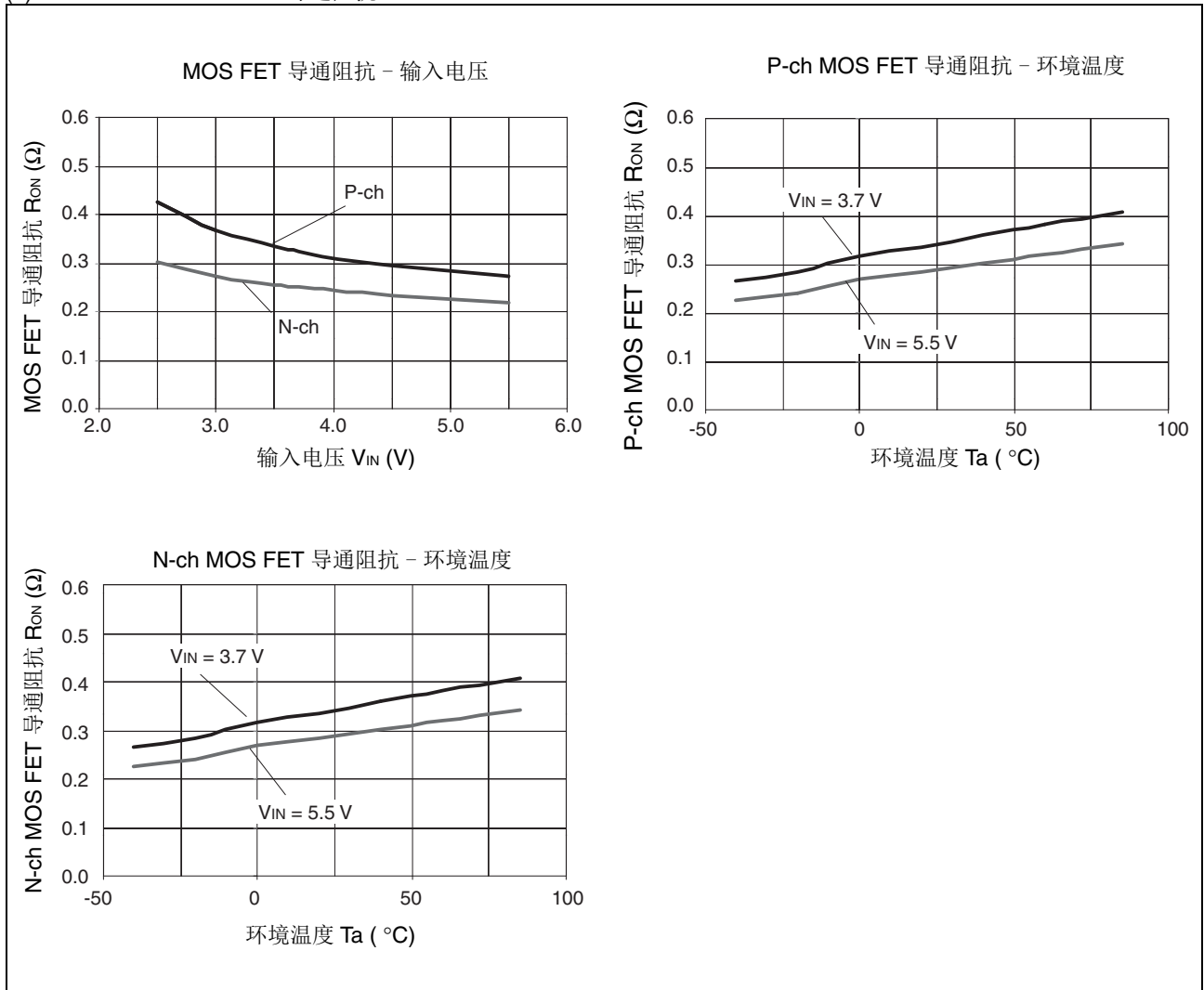
(8) DC/DC 负载瞬态调整率

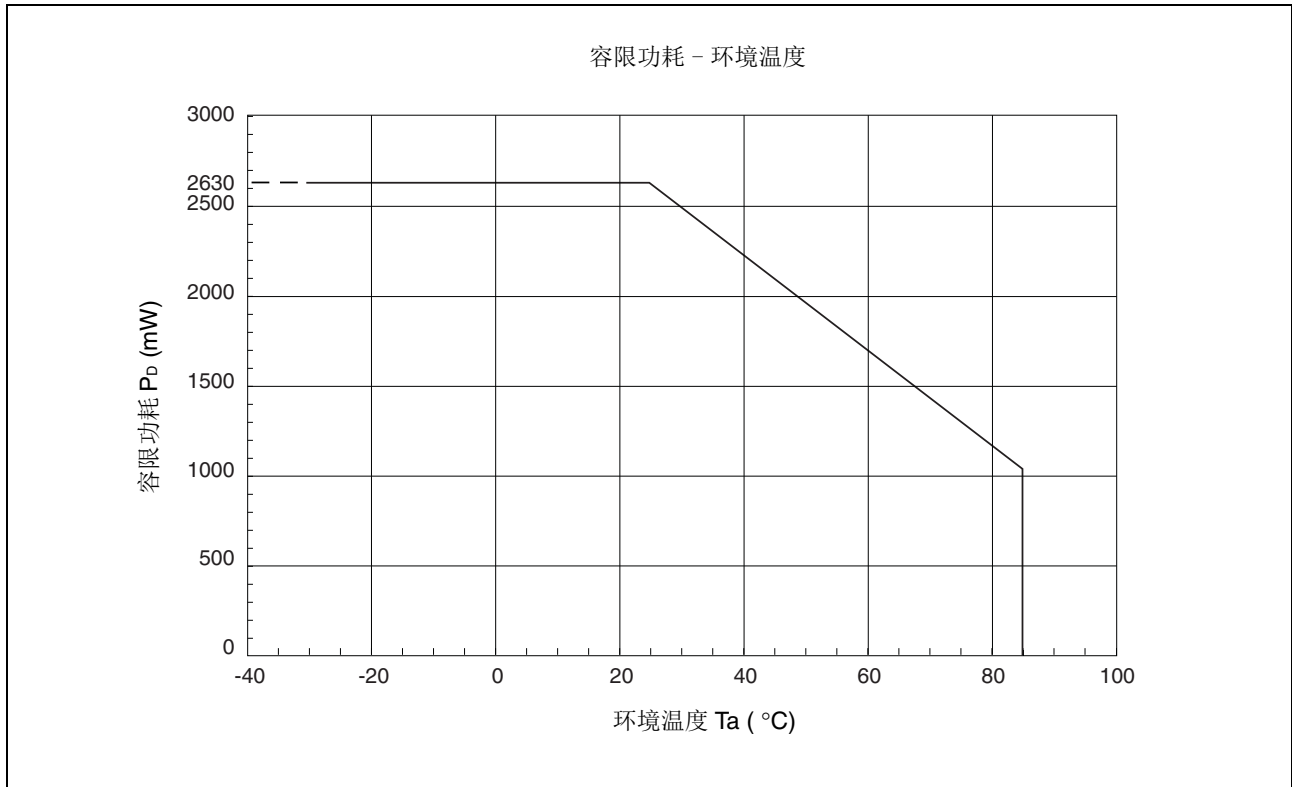
测试条件：
VIN = EN1 = EN2 = 3.7 V; VO1 = 1.2 V; C1 = 10 μ F; C2 = 4.7 μ F; VO2 = 3.3 V; C4 = C5 = 4.7 μ F



CH1 负载瞬变波形

(9) DC/DC Power MOS FET 导通阻抗

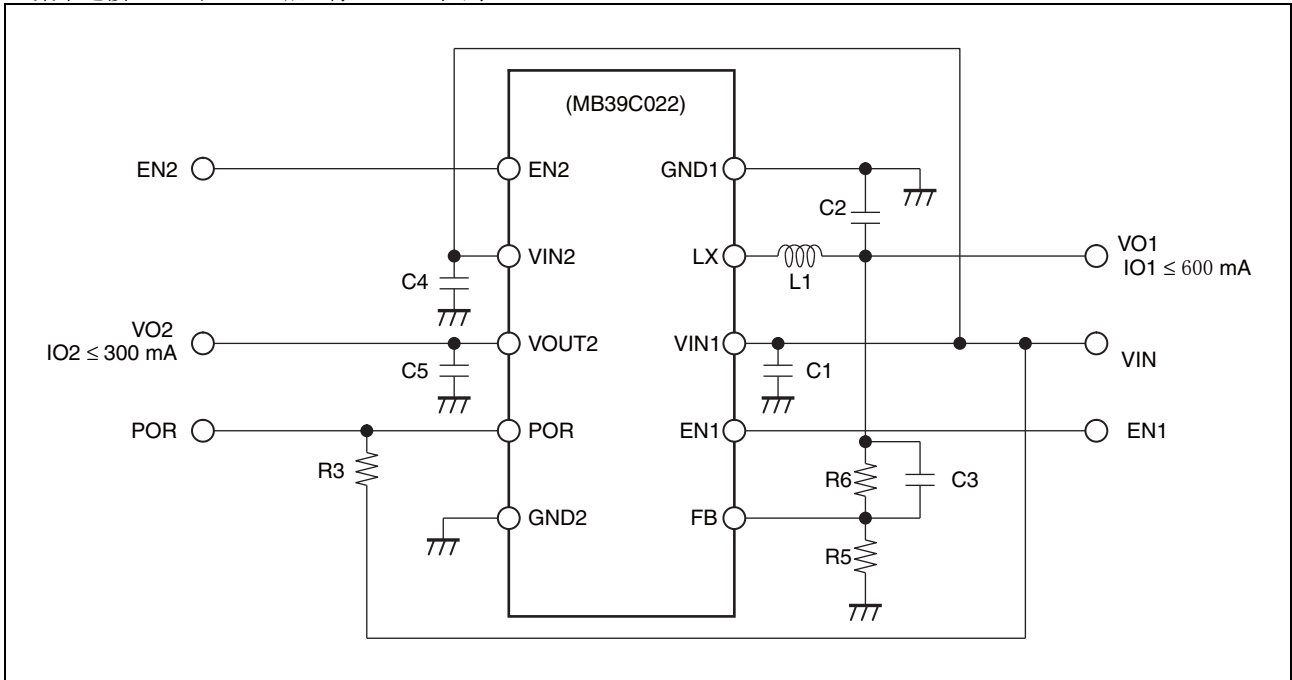




应用电路示例

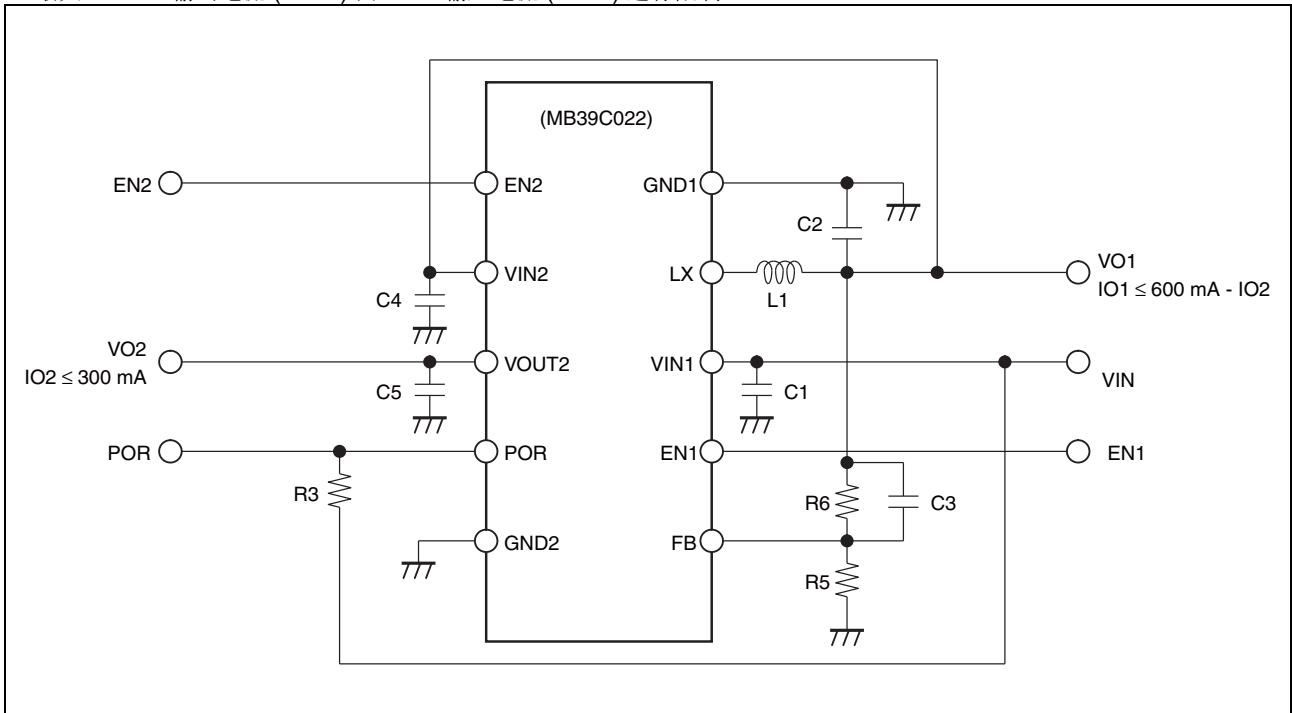
例 1 (VIN1 = VIN2)

集中连接 VIN1 和 VIN2 后, 将 POR 上拉到 VIN。



例 2 (VIN2 = VO1)

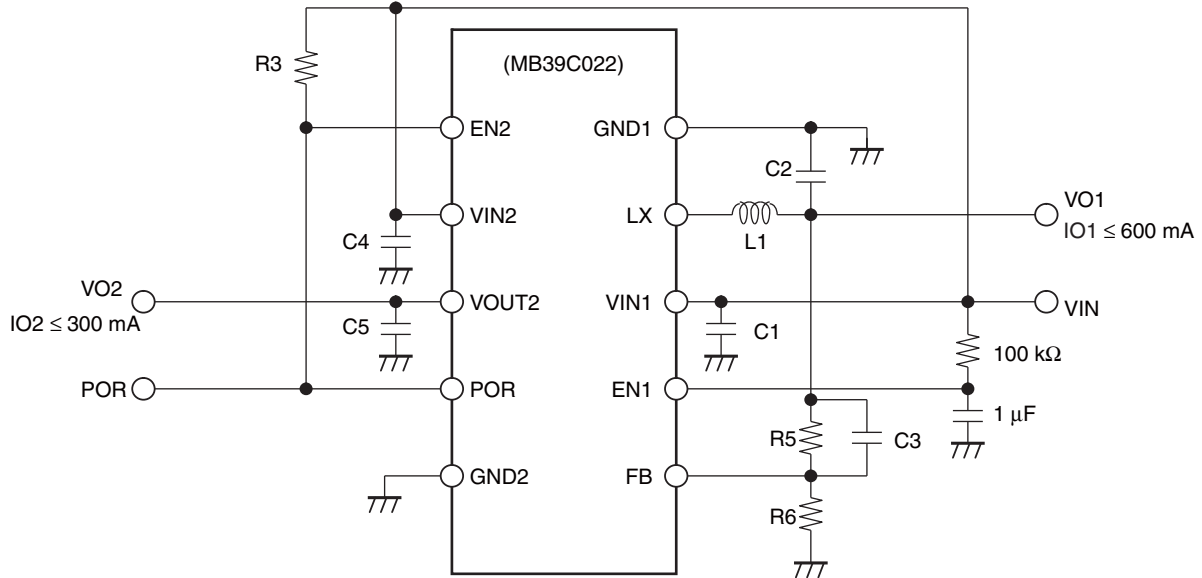
- 将 VIN2 连接到 VO1, 将 POR 上拉到 VIN。
- 将 DC/DC 输出连接到 LDO 电源, 可将 LDO 效率设为最大。
- 最大 DC/DC 输出电流 (= IO1) 由 VIN2 输入电流 (\approx IO2) 进行限制。



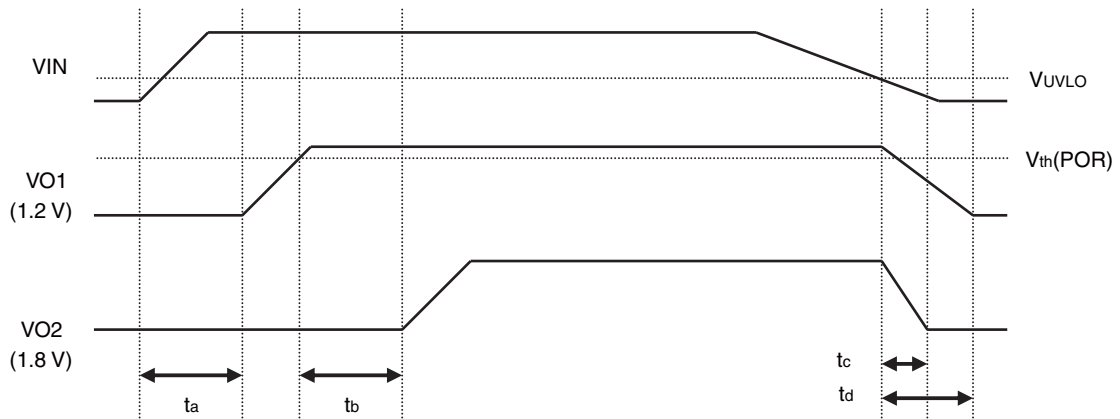
MB39C022

例 3 (POR 以及 RC 延迟进行通道控制)

- EN1 由 RC 延迟进行控制, EN2 由 POR 输出进行控制。
- 即使没有 MCU 信号, 也可控制各通道。



时序图



启动时的控制

- ta: RC 延迟时间 (当 $V_{IN} = 3.7\text{ V}$, $R = 100\text{ k}\Omega$, $C = 1\text{ }\mu\text{F}$ 时, 延迟时间为 28 ms)
- tb: POR 保持时间 (固定为 66 ms)

停止时的控制

- tc, td: 因内部放电电路和输出负载而异。

■ 使用注意事项

1. 设定条件不可超出最大额定值

若对半导体器件施加超出绝对最大额定值的负荷（电压、电流、温度等），可能对半导体器件造成永久性损坏。因此，注意各项目不要超出其额定值。

2. 在推荐工作条件下使用

推荐在推荐工作条件下操作。

超出推荐工作条件的使用有时会严重影响器件的可靠性。

除电气特性部分各参数中指定的值以外，电气特性的标称值在推荐工作条件下才能得到保证。

3. 设计印刷电路板的接地线时，应考虑公共阻抗。

4. 采取防静电措施

内置在 LX 引脚内的 ESD 保护不如其他引脚的保护功能强大。

LX 引脚：150 V (MM)、1500 V (HBM)；其他引脚：200 V (MM)、2000 V (HBM)。

使用已采取防静电措施的容器或具有导电性的容器存放半导体。

保管或搬运贴片后的印制电路板时，使用导电性包装或容器。

将工作台、工具和测量仪器接地。

在操作人员的身体和接地之间，串联 250 k Ω ~ 1 M Ω 电阻后接地。

5. 切勿施加负电压

施加低于 -0.3 V 的负电压时，可能会使器件的寄生晶体管启动并导致误动作。

MB39C022

■ 订购型号

型号	封装	备注
MB39C022GPN	塑封 SON, 10 脚 (LCC-10P-M04)	
MB39C022JPN		
MB39C022LPN		
MB39C022NPN		

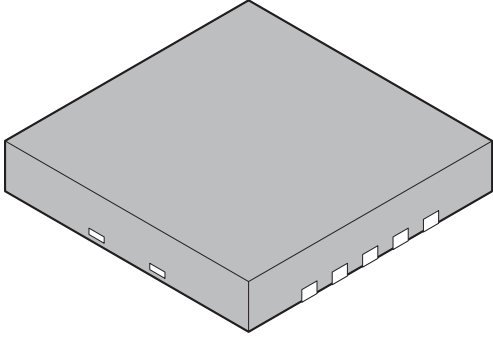
■ 支持 RoHS 指令的质量管理 (无铅品)

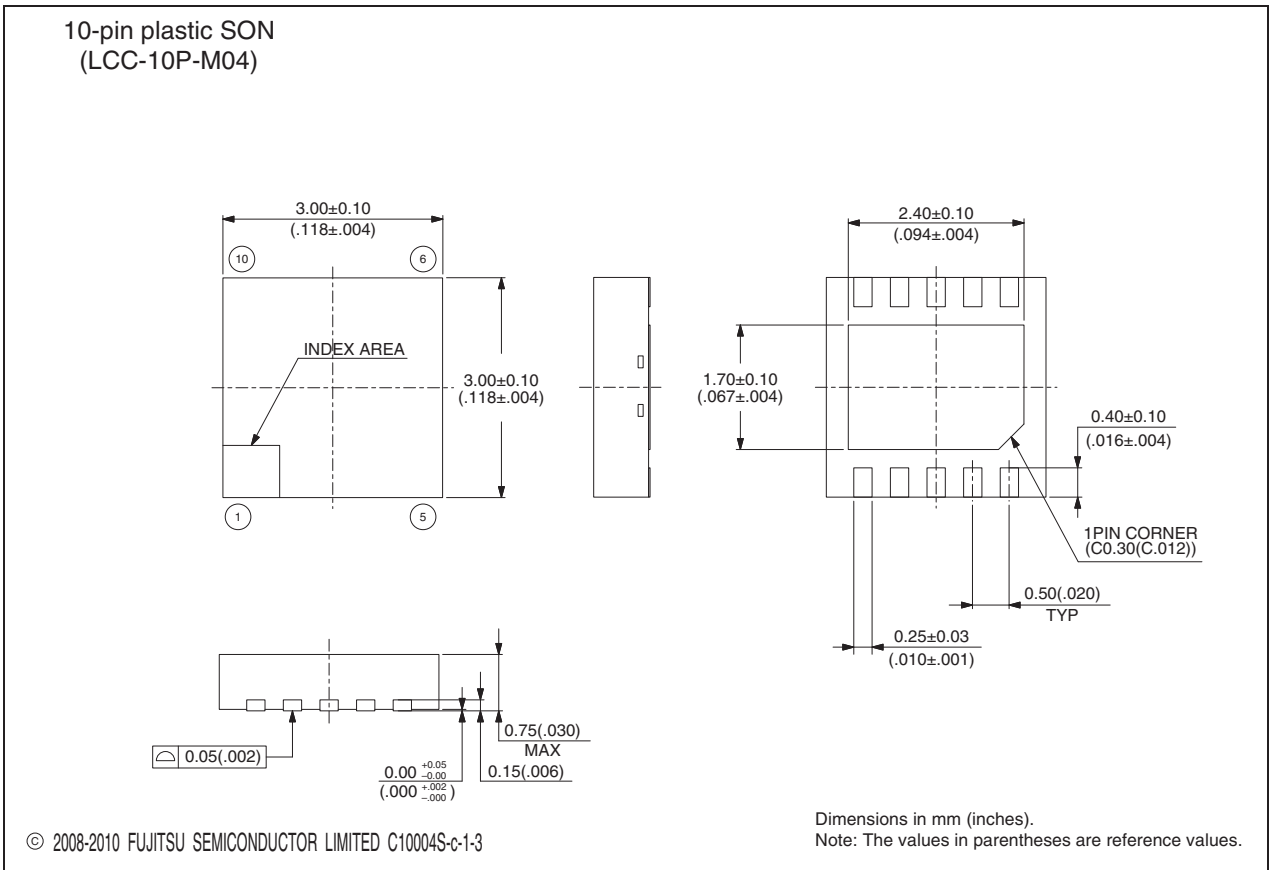
带 "E1" 的富士通半导体的 LSI 产品支持 RoHS 指令, 遵守关于铅、镉、水银、六价铬以及特性溴系难燃剂 PBB 和 PBDE 的标准。

对于符合该标准的产品, 在型号的末尾缀 "E1" 加以表示。

MB39C022

■ 封装尺寸

<p>10-pin plastic SON</p>  <p>(LCC-10P-M04)</p>	Lead pitch	0.50 mm
	Package width × package length	3.00 mm × 3.00 mm
	Sealing method	Plastic mold
	Mounting height	0.75 mm MAX
	Weight	0.018 g



访问以下 URL 获取最新封装尺寸：
<http://edevic.fujitsu.com/package/en-search/>

MEMO

FUJITSU SEMICONDUCTOR LIMITED

Nomura Fudosan Shin-yokohama Bldg. 10-23, Shin-yokohama 2-Chome,
Kohoku-ku Yokohama Kanagawa 222-0033, Japan
Tel: +81-45-415-5858
<http://jp.fujitsu.com/fsl/en/>

联系我们:

North and South America

FUJITSU SEMICONDUCTOR AMERICA, INC.
1250 E. Arques Avenue, M/S 333
Sunnyvale, CA 94085-5401, U.S.A.
Tel: +1-408-737-5600 Fax: +1-408-737-5999
<http://us.fujitsu.com/micro/>

Asia Pacific

FUJITSU SEMICONDUCTOR ASIA PTE. LTD.
151 Lorong Chuan,
#05-08 New Tech Park 556741 Singapore
Tel : +65-6281-0770 Fax : +65-6281-0220
<http://www.fujitsu.com/sg/services/micro/semiconductor/>

Europe

FUJITSU SEMICONDUCTOR EUROPE GmbH
Pittlerstrasse 47, 63225 Langen, Germany
Tel: +49-6103-690-0 Fax: +49-6103-690-122
<http://emea.fujitsu.com/semiconductor/>

FUJITSU SEMICONDUCTOR SHANGHAI CO., LTD.

Rm. 3102, Bund Center, No.222 Yan An Road (E),
Shanghai 200002, China
Tel : +86-21-6146-3688 Fax : +86-21-6335-1605
<http://cn.fujitsu.com/fss/>

Korea

FUJITSU SEMICONDUCTOR KOREA LTD.
902 Kosmo Tower Building, 1002 Daechi-Dong,
Gangnam-Gu, Seoul 135-280, Republic of Korea
Tel: +82-2-3484-7100 Fax: +82-2-3484-7111
<http://kr.fujitsu.com/fsk/>

FUJITSU SEMICONDUCTOR PACIFIC ASIA LTD.

10/F., World Commerce Centre, 11 Canton Road,
Tsimshatsui, Kowloon, Hong Kong
Tel : +852-2377-0226 Fax : +852-2376-3269
<http://cn.fujitsu.com/fsp/>

规格若有变动，恕不另行通知。欲了解详细信息，请联系各地的分支机构。

版权所有

本手册的记载内容如有变动，恕不另行通知。

建议用户订购前先咨询销售代表。

本手册记载的信息，诸如功能概要和应用电路示例，仅作参考。旨在说明 FUJITSU SEMICONDUCTOR 半导体器件的使用方法和操作示例，对于其使用或性能，FUJITSU SEMICONDUCTOR 不做任何保证。FUJITSU SEMICONDUCTOR 不保证使用本手册所载信息所获的性能和结果，不就任何事项做出保证、条件、陈述或条款，用户自行对使用该信息承担全部风险和责任，对基于上述信息的使用引起的任何责任或损失，FUJITSU SEMICONDUCTOR 概不承担。

本手册内的任何技术信息，包括功能介绍和电路图，不应被理解为是对用户使用或行使 FUJITSU SEMICONDUCTOR 或其他任何第三方的专利权、著作权等任何知识产权以及其他权利的许可，用户对上述权利不享有任何产权和利益。FUJITSU SEMICONDUCTOR 也不保证使用该信息不存在侵犯任何第三方的知识产权或其他权利的可能。因用户使用该信息引起的有关侵犯第三方的知识产权或其他权利的索赔或诉讼，FUJITSU SEMICONDUCTOR 不承担任何责任。

本手册介绍的产品旨在为一般用途而设计、开发和制造，包括一般的工业使用、通常办公使用、个人使用和家庭使用；而非用于以下领域的设计、开发和制造 (1) 使用中伴随着致命风险或危险，若不加以特殊高度安全保障，有可能导致对公众产生危害，甚至直接造成死亡、人身伤害、严重物质损失或其他损失 (即核设施的核反应控制、航空飞行控制、空中交通控制、公共交通控制、医用维系生命系统、核武器系统的导弹发射控制)，(2) 需要极高可靠性的应用领域 (比如海底中转器和人造卫星)。

属于在上述领域内使用该产品而引起的用户和 / 或第三方的任何索赔或损失，FUJITSU SEMICONDUCTOR 不承担任何责任。

半导体器件存在一定的故障发生概率。请用户对器件和设备采取冗余设计、消防设计、过流防护，其他异常操作防护措施等安全设计，保证即使在 FUJITSU SEMICONDUCTOR 半导体器件发生故障的情况下，也不会造成人身伤害、社会损害或重大损失。

本手册内记载的任何产品的出口 / 发布可能需要根据日本外汇及外贸管理法和 / 或美国出口管理法条例办理必要的手续。

本手册内记载的公司名称和商标名称是各个公司的商标或注册商标。

编辑：销售促进部